

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-288967

(43) 公開日 平成8年(1996)11月1日

(51) Int. Cl. ⁴	識別記号	片内整理番号	P I	技術表示箇所
H 0 4 L 27/00			H 0 4 L 27/00	B
H 0 3 M 7/00		9882-5K	H 0 3 M 7/00	
13/12			13/12	
H 0 4 L 25/08		9199-5K	H 0 4 L 25/08	B

審査請求 未請求 請求項の数12 O L (全 24 頁)

(21) 出願番号 特願平7-90873

(22) 出願日 平成7年(1995)4月17日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 沖田 茂

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝マルチメディア技術研究所内

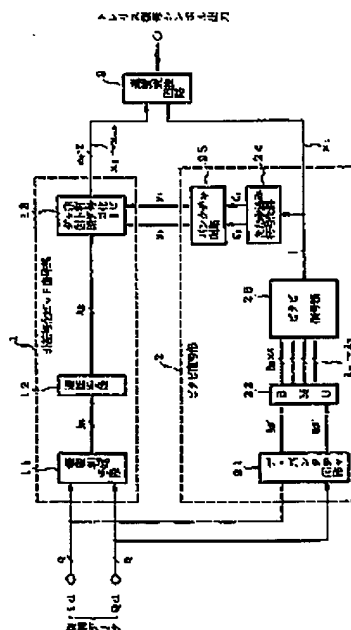
(74) 代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 伝送方式とその送受信装置及びトレリス復号器

(57) 【要約】

【目的】 たたみ込み符号の一部を間引いたバンクチャド符号を用いた速度変換型のトレリス復号器を効率的に構成する。

【構成】 デバンクチャパターンに従って復調データに固定値を挿入してブランチメトリックを演算し、ブランチメトリックを複数シンボル分累積してパスメトリックとし、最尤パスメトリックを選択してビット復号し、ビット復号ビットx1をたたみ込み符号化してバンクチャ処理することによりバンクチャ符号化ビット(y1 y0)を再生するビット復号部2と、再生されたバンクチャ符号化ビットを用いて非符号化ビットを復号する非符号化ビット復号部1と、速度変換回路3とを備える。



(2)

特開平8-288967

1

【特許請求の範囲】

【請求項1】 送信側で所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n_0 - 2)$ ビットと符号化入力1ビットとから成る $(n_0 - 1)$ ビットの組とし、前記符号化入力1ビットをたたみ込み符号化した後、該たたみ込み符号化ビットを所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の2ビットとし、前記非符号化の $(n_0 - 2)$ ビットと前記バンクチャド符号化の2ビットとを n_0 ビットの組にして $2^{\frac{n_0}{2}}$ の符号化多値変調されたものを、受信側で復調し、軟判定して得られた復調データに基づいて、ビタビ復号ビットと再生されたバンクチャド符号化ビットを出力するビタビ復号部と、該ビタビ復号部が再生したバンクチャド符号化ビットを用いて前記非符号化の $(n_0 - 2)$ ビットを復号する非符号化ビット復号部と、前記ビタビ復号ビットと前記復号された非符号化の $(n_0 - 2)$ ビットとを速度変換して所定のビット数から成るトレリス復号シンボルを出力する速度変換回路と、を有するトレリス復号器であって、

前記ビタビ復号部は、前記復調データに前記バンクチャパターンに従ってデバンクチャ処理を施すデバンクチャ回路と、ブランチメトリックを演算するブランチメトリック演算手段と、前記符号化入力1ビットに相当する前記ビタビ復号ビットを出力するビタビ復号器と、前記ビタビ復号ビットを再度たたみ込み符号化するたたみ込み符号化器と、前記バンクチャパターンに従って間引き処理を施して前記再生したバンクチャド符号化ビットを出力するバンクチャ回路とを備えて成り、前記非符号化ビット復号部は、前記復調データが変調のコンステレーションのどの領域に属するかを判定して領域情報を出力する領域判定手段と、前記ビタビ復号部が前記再生したバンクチャド符号化ビットを出力するまで前記領域情報を遅延する遅延手段と、遅延された前記領域情報と前記再生したバンクチャド符号化ビットとから前記非符号化の $(n_0 - 2)$ ビットを復号する非符号化ビットデコーダと、を備えたことを特徴とするトレリス復号器。

【請求項2】 送信側で所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n_0 - 2)$ ビットと符号化入力1ビットとから成る $(n_0 - 1)$ ビットの組とし、前記符号化入力1ビットをたたみ込み符号化した後、該たたみ込み符号化ビットを所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の2ビットとし、前記非符号化の $(n_0 - 2)$ ビットと前記バンクチャド符号化の2ビットとを n_0 ビットの組にして $2^{\frac{n_0}{2}}$ の符号化多値変調されたものを、受信側で復調し、軟判定して得られた復調データに基づいて、ビタビ復号ビットと再生されたバンクチャド符号化ビットを出力するビタビ復号部と、該ビタビ復号部が再生したバンクチャド符号化ビットを用いて前記非符号化

2

の $(n_0 - 2)$ ビットを復号する非符号化ビット復号部と、前記ビタビ復号ビットと前記復号された非符号化の $(n_0 - 2)$ ビットとを速度変換して所定のビット数から成るトレリス復号シンボルを出力する速度変換回路と、を有するトレリス復号器であって、

前記ビタビ復号部は、前記復調データに前記バンクチャパターンに従ってデバンクチャ処理を施すデバンクチャ回路と、ブランチメトリックを演算するブランチメトリック演算手段と、前記符号化入力1ビットに相当する前記ビタビ復号ビットを出力するビタビ復号器と、前記ビタビ復号ビットを再度たたみ込み符号化するたたみ込み符号化器と、前記バンクチャパターンに従って間引き処理を施して前記再生したバンクチャド符号化ビットを出力するバンクチャ回路とを備えて成り、前記非符号化ビット復号部は、前記復調データが符号化変調で定義された4つのサブセットのそれぞれの代表シンボルの上位 $(n_0 - 2)$ ビットを検出する代表シンボル検出手段と、前記ビタビ復号部が前記再生したバンクチャド符号化ビットを出力するまで前記4つの代表シンボルの上位 $(n_0 - 2)$ ビットを遅延する遅延手段と、前記再生したバンクチャド符号化ビットに従って、前記遅延された前記4つの代表シンボルの上位 $(n_0 - 2)$ ビットのいずれかを選択して復号された非符号化の $(n_0 - 2)$ ビットとして出力するセレクト回路と、を備えたことを特徴とするトレリス復号器。

【請求項3】 前記復調データに振幅制限を施す振幅制限回路をさらに備えたことを特徴とする請求項1または請求項2記載のトレリス復号器。

【請求項4】 前記ブランチメトリック演算手段は、ユークリッド距離演算手段と、非線形処理手段と、ビット打ち切り手段とを含むことを特徴とする請求項1ないし請求項3のいずれかに記載のトレリス復号器。

【請求項5】 前記復調データと前記ビタビ復号ビットとから誤り率を検出する誤り率検出手段と、復調データから位相不確定性を除去する位相不確定性除去手段と、をさらに備えたことを特徴とする請求項1ないし請求項4のいずれかに記載のトレリス復号器。

【請求項6】 前記誤り率検出手段は、前記ビタビ復号の最尤バスマトリックを用いて検出することを特徴とする請求項5記載のトレリス復号器。

【請求項7】 前記誤り率検出手段は、前記デバンクチャのタイミングを制御することを特徴とする請求項5または請求項6記載のトレリス復号器。

【請求項8】 前記位相不確定性除去手段は、復調データの位相を反転する位相反転回路と、復調データを交換するデータ交換回路とから成ることを特徴とする請求項5ないし請求項7のいずれかに記載のトレリス復号器。

【請求項9】 前記ビタビ復号ビットあるいは前記トレリス復号シンボルから送信側で周期的に多重化されたフレーム同期符号を検出して同期保証処理を施すことによ

(3)

特開平 8-288967

りフレーム同期を確立するフレーム同期回路をさらに備えてなり、該フレーム同期回路はフレーム同期はずれを検出してフレーム同期信号を出力し、該フレーム同期信号により前記位相不確定性除去手段が動作することを特徴とする請求項 5 ないし請求項 8 のいずれかに記載のトレリス復号器。

【請求項 10】 送信側で所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n_0 - 2)$ ビットと符号化入力の 1 ビットとから成る $(n_0 - 1)$ ビットとし、前記符号化入力の 1 ビットを差動符号化して得られる 1 ビットをさらにたたみ込み符号化した後、該たたみ込み符号化ビットを所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の 2 ビットとし、前記非符号化の $(n_0 - 2)$ ビットと前記バンクチャド符号化の 2 ビットとを n_0 ビットの組にして 180° 位相不変の信号配置となる 2^M 値の振幅位相変調 (QAM) されたものを、

受信側で QAM 復調し、軟判定して得られた復調データに前記所定のバンクチャパターンに従ってデバンクチャ処理を施して、ブランチメトリックを演算し、ビタビ復号して得られるビタビ復号ビットを差動復号し、前記バンクチャパターンに従って間引き処理を施して得られるバンクチャド符号化ビットを用いて非符号化ビットを復号し、前記ビタビ復号ビットと前記復号された非符号化の $(n_0 - 2)$ ビットとを組にして速度変換を施して、

所定のビット数から成るトレリス復号シンボルを出力するときに、

検出された誤り率に基づいて 90° または 270° の位相不確定性除去を施すことを特徴とする伝送方式。

【請求項 11】 所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n_0 - 2)$ ビットと符号化入力の 1 ビットとから成る $(n_0 - 1)$ ビットの組を出力する速度変換回路と、前記符号化入力の 1 ビットを差動符号化する差動符号化回路と、たたみ込み符号化回路と、所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の 2 ビットとするバンクチャド符号化回路と、前記非符号化の $(n_0 - 2)$ ビットと前記バンクチャド符号化の 2 ビットとを n_0 ビットの組にして 180° 位相不変の信号配置を施す信号配置分配器と、を備えるトレリス符号化器と、

2^M 値の振幅位相変調 (QAM) を施す QAM 変調器と、

を備えることを特徴とする送信装置。

【請求項 12】 請求項 11 に記載の送信装置から送信された信号を受信して、復調及び復号する受信装置であって、

QAM 復調器と、

請求項 5 ないし請求項 9 のいずれかに記載のトレリス復号器と、

該トレリス復号器から得られるビタビ復号ビットを差動

復号し速度変換回路へ出力する差動復号化回路と、

を備えて成り、検出された誤り率に基づいて 90° または 270° の位相不確定性除去を施すことを特徴とする受信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、たたみ込み符号を用いた符号化変調方式に係り、さらに詳しくは、伝送効率（周波数利用効率）にすぐれて、また回路構成を小規模とする伝送方式とその送受信装置及びトレリス復号器に関する。

【0002】

【従来の技術】 符号化変調方式は、符号化ビットと非符号化ビットをバランス良く信号配置することで、伝送特性を改善する方式である。

【0003】 この符号化ビットは、誤り訂正のための符号化（例えばブロック符号化、たたみ込み符号化等）により符号間距離がとりやすい。したがって、変調のコンステレーション上で比較的近い位置にあるシンボル同士においては、それらの符号化ビット同士が異なっているもよい。一方、非符号化ビットについては、符号化の効果が含まれないので、コンステレーション上のみで距離が決まる。

【0004】 よって、符号化変調方式における信号配置の基本は、符号化ビットが同じシンボル（サブセットシンボル）について、最大の距離となるように配置することである。すなわち、距離が最大となるように配置することで、等価的に符号間距離を拡大することができ、伝送特性の良好な伝送方式を実現することが可能となる。

【0005】 上述したような符号化変調方式は、変調の多値化を前提としている。一方、符号化のために伝送帯域が拡大するのを防ぐため、変調レベルを上げる必要が生じて非符号化の伝送特性は劣化することになる。しかしながら、上述した符号化による改善度が、その伝送特性の劣化分を補って余りあるものであり、これが符号化利得になる。よって、符号化変調方式は、帯域制限下で、多値変調を用いるときにも比較的容易に符号化利得を得ることができる。

【0006】 符号化として、たたみ込み符号化を用いたものを、一般にトレリス符号化変調（以下、単に TCM と略記することもある。TCM: Trellis-Coded Modulation）と呼ぶ。

【0007】 Ungerboeck が提案したトレリス符号化変調方式（例えば、文献 [1] G. Ungerboeck, "Channel Coding with Multilevel/Phase Signals", IEEE Trans. Inform. Theory, Vol. IT-28, pp. 55-67, Jan. 1982. 参照）の特徴は、その符号化ビットと非符号化ビットをいかに効果的に変調シンボルに割り当てるかにある（図 13 を参照）。この割り当てのもとになるのが“セット・パーティショニング (set-partitioning)”という技術であ

(4)

特開平8-288967

5

5

る。例えば、TCMにおいては、符号化にたたみ込み符号化を用いるが、その構成はこの割り当てを含めた符号間距離（ユークリッド距離）を最大化するように決められ、別名“Ungerboeck Code”と呼ばれる。

【0008】一方、2値符号としての符号間距離（ハミング距離）を最大化するように設計されて、それまでに実用化されてきた、たたみ込み符号を、このTCMに使う試みがA.J.Viterbiにより行われた（例えば、文献【2】A.J.Viterbi, J.K.Wolf, E.Zehavi, R.Padovani, “A Pragmatic Approach to Trellis-Coded Modulation”, IEEE Communications Magazine, Vol.27, pp.11-19, Jul.1989, 参照）。これは、実用的な符号という意味で“Pragmatic Code”と呼ばれている。

【0009】TCMの符号化の一般形を図13に示す。この図13を参照するに、入力情報シンボル m bitを符号化シンボル n bitに拡大して変調シンボルに割り当てるものとする。このとき全体の符号化率 $R = m/n$ となる。また、符号拡大には符号化率 $r = m/n$ のたたみ込み符号化を用いる（但し、たたみ込み符号化の符号化率 r ）。ここで、符号化される情報ビットは m bitのうち m bitであり、符号化ビットは n bitである。したがって、符号化されない非符号化ビットは $(m - n) = (n - n)$ bitである。情報シンボルのうち、 m bitの復号にはビタビ復号法が用いられる。

【0010】TCMにおける、信号配置（signal space mapping）の基本ルールは、符号化ビットが共通で非符号化ビットのみが異なる変調シンボル同士のユークリッド距離 d_u を、できるだけ大きくするというものである。なお、符号化ビットが共通の変調シンボルの集合をサブセット（subset）呼ぶ。

【0011】例えば、符号化として強力なたたみ込み符号を用い、ある C/N を越えた範囲において符号化ビットの復号エラー率が“0”になるとする。するとユークリッド距離 d_u のみで伝送誤りの特性が決定されるので、最適な信号配置となり得る。符号化シンボルは、この配置となるよう信号配置分配器により I/Q 軸へのそれぞれの配置に対応した配置データ I_e/Q_e に変換され変調される。

【0012】前記“Pragmatic Code”の符号化の構成と信号配置の例を図14に示す。前記文献【2】では、変調方式としてPSKを用いているが、図14は16QAMへ応用したものである（以下、これを16QAM-TCMあるいは単に16TCMと略記する）。これは文献【3】G.J.Potter, D.P.Taylor, “Multilevel Codes Based on Partitioning, Appendix I”, IEEE Trans. on Inform.Theory, Vol.35, No.1, pp.96-97, Jan.1989, に開示されている。

【0013】まず、たたみ込み符号化は符号化率 $r = 1/2$ のものをを用いた場合を示す。また、全体の符号化率は $R = 3/4$ であり、1変調シンボルあたり3bit 情報

を伝送できる。さらに、非符号化のビット数が2bit になるので各サブセットは4つの変調シンボルで構成される。

【0014】一般に、符号化ビットのビット数 n に対し、サブセットは 2^n 個あり、各サブセットを構成する変調シンボルの数は、非符号化のビット数 $(n - n)$ に対し $2^{(n - n)}$ である。同様に各サブセットを構成する変調シンボル同士の距離が最大となるように配置する。図14に示す信号配置の場合、ユークリッド距離 $d_u = 2d_c$ であり、非符号化16QAMに対する、おおよその誤り率の改善度は6dBである。したがって、符号化利得は、3bit/symbolの非符号化PSKからの改善度で定義され、約4dBとなる。

【0015】次に、前出の16TCMの場合における復号の方法を述べる。

【0016】図15に復号器の構成を示す。復調した受信シンボルの I/Q 軸上の配置に対応した配置データ I_d/Q_d を入力とし、トレリス復号シンボル $(x_3 \times 2 \times 1)$ を出力する。図14に示すように、各軸における配置の判定において、受信シンボルは軟判定されており、例えば $q = 5$ である。これに対し16QAMの硬判定では $q = 3$ で十分であるから、差引き2bit、 I/Q 合わせて、合計4bitの軟判定となる。

【0017】この軟判定の情報から信号配置復号手段（以下、BMU（branch metric unit）と略記する）により、ビタビ復号のための4つのブランチメトリックを計算し、それらを用いてビタビ復号器により情報ビット (x_1) を得る。尚、このとき通常ビタビ復号器にはBMUが含まれるが、本明細書においては別個のものとする。

【0018】トレリス復号の原理は次のとおりである。

【0019】まず、図16に示すように各サブセットについて硬判定し、復号シンボルの候補、すなわち代表シンボルを検出する。つまり、トレリス符号化シンボル $(y_3 y_2 y_1 y_0)$ のうち、下位の2bitについてはビタビ復号されるまで決定できないので、 $(y_1 y_0) = (00) \sim (11)$ について $(x \times y_1 y_0)$ を予め検出しておくわけである。ここで x は0あるいは1である。

【0020】例えば、図16においては受信シンボル●に対し、 $(y_1 y_0) = (00)$ のサブセットOについては (1100) のシンボルが、同様にして (0101) 、 (1010) 、 (0011) が各サブセットの代表シンボルとなる。なお、代表シンボルの検出は上位2bitのみでよい（下位の2bitはビタビ復号後に決定できる）。したがって、代表シンボルの出力ビット数は $2 \times 4 = 8$ bitとなる。

【0021】また、ビタビ復号に必要なブランチメトリックは、各代表シンボルと受信シンボルとの距離（ユークリッド距離）に基づいて決定する。図16に示すよう

(5)

特開平8-288967

7

に $(y_1 y_0) = (00) \sim (11)$ に対応するブラン
チメトリック $\lambda_0, \lambda_1, \lambda_2, \lambda_3$ をそれぞれ B_s bit
で表現する。例えば、 $B_s = 4$ である（特開平5-2
75660号によれば $B_s = 3$ である）。これらを用い
て、たたみ込み符号化の構成から決まる、 N_s 個の可能
な伝送系列（パス）に対応した誤差を累積してパスメ
トリックとし、これに基づいてパスの選択が行われて M_s
段のパスメモリに記憶される。この記憶された N_s 個の
パスのうち、最も確からしいパス（最尤パス）の、最過
去のビットがビタビ復号ビットとして出力される。

【0022】このようにして、情報ビット (x_1) は誤
り訂正されながら再生され、これをたたみ込み符号化す
れば符号化ビット $(y_1 y_0)$ を再生することができ
る。パスメモリ段数 M_s は通常は拘束長の4～6倍の値
が選ばれており、状態数 $N_s = 64$ のとき、 $M_s = 30$
～40である。つまり、本例のビタビ復号では、1つの
 (x_1) の復号に、30～40個の受信シンボルを用い
ることになる。

【0023】図15に示す回路で復号された $(y_1 y_0)$
は誤り訂正の効果を含んでおり、これらを用いて非
符号化ビット $(y_3 y_2) = (x_3 x_2)$ を復号する。
検出された各代表シンボルは、ビタビ復号にかかる時間
分だけ遅延するため、 M_s 段のシフトレジスタに入力さ
れる。そうして復号再生された $(y_1 y_0)$ に対応する
 $(y_3 y_2)$ が選択され、トレリス復号シンボルの上位
2bit が決定される。

【0024】例えば、前出の図16の例で、 M_s 段シ
フトレジスタの出力が (11) 、 (01) 、 (10) 、
 (00) であるとき $(y_1 y_0) = (00)$ ならば $(y_3 y_2) = (x_3 x_2) = (11)$ である。従って、図
16で対応する変調シンボルは (1100) である。す
なわち、図16（あるいは図14）に示す例で16QAM
の硬判定を行うと (1010) となるが、下位2bit
についてその前後の受信系列の関係から、実は (1100)
の方が正しいと誤り訂正されたことになる。

【0025】変調方式が32QAMの場合も同様であ
る。図13の符号化シンボルのビット数が $n_0 = 5$ にな
るため、受信側のI/Q各軸における軟判定復調データ
 I_d/Q_d のビット数 q は、例えばそれぞれ $q = 6$ （あ
るいはより性能を向上させるには $q = 7$ ）である。32
QAMにおける信号配置の一例を図17に示す。

【0026】また、図13に示す場合の符号化ビットの
ビット数が $n = 2$ （ $r = 1/2$ ）の場合、非符号化のビ
ット数は $n_0 - n = 3$ になる。したがって、代表シン
ボル検出回路の出力のビット数は $(n_0 - n) \times 2^* = 3$
 $\times 4$ になる。

【0027】

【発明が解決しようとする課題】しかしながら、上述の
従来例においては、符号化率は $r = m/n$ のとき $R =$
 $(n_0 - n + m)/n_0$ であり、よく用いられる $r =$

8

$(n-1)/n$ 、 $(n=m+1)$ の場合は $R = (n_0 -$
 $1)/n_0$ に制限されていた。周波数利用効率 β はこの
符号化率 R と変調レベル 2^* により決定され、一般に β
 $= R \cdot n_0$ [bps/Hz] である。

【0028】そこでこの R をさらに大きくして周波数利
用効率を向上させるという提案が文献[4] H.Tanaka,
T.K.Matsushima, "An Application of Trellis Coded M
odulation to Digital Microwave Radio and Its Perfo
rmance", IEEE Communications Society, ICC '93, Ma
y, 1993. に示されている。文献[4]によると例えば符
号化ビット数 n 、たたみ込み符号化器の入力ビット数
（入力単位）が m のとき、たたみ込み符号化器の符号化
率を $r = m/n$ とすることで $R = (n_0 - n + m)/n_0$
とすることが可能であることが示されている。

【0029】例えば、 $n = 2$ 、 $m = 1$ のとき $r = 3/4$
 $> m/n$ とする。 $n_0 = 5$ とすると $R = 9/10 > (n_0 -$
 $n + m)/n_0 = 4/5$ とすることができ、 n_0
 $= 5$ のときは $\beta = R \cdot n_0 = 4/5 \times 5 = 4$ [bps/H
z]（1Hzあたり4bpsの情報を伝送可能）であったも
のが $r = 3/4$ とすることで $\beta = 9/10 \times 5 = 4.5$
[bps/Hz] となり、周波数利用効率は約11%向上す
る。即ち限られた周波数帯域でより多くの情報を伝送す
ることができる。図5に $m = 1$ のときのこの方式におけ
る符号化器の構成を示す。符号化される情報ビット x_1
は他の情報ビット $x_2 \sim x_m$ よりも入力のビットレート
を速くする必要があるので速度変換器による速度の調整
が必要となる（例えば、特開平6-14075号公報を参
照）。

【0030】ところで、このような伝送効率（周波数利
用効率）を向上させる伝送方式に対応したトレリス復号
器の回路構成は示されていないため、送信装置が構成で
きても受信装置が構成できず、この伝送方式を実現でき
ないという問題点があった。

【0031】以上の問題点に鑑み、本発明の第1の課題
は、この伝送効率の点ですぐれた方式に対応し、特にた
たみ込み符号としてパンクチャード符号を用いたときの効
率的なトレリス復号器の構成法を提供することである。

【0032】本発明の第2の課題は、等化用の基準シン
ボルを別途送出しない場合に受信側の復調データに生じ
る位相不確定性（例えばPAM変調の場合は2つの、Q
AM変調を用いたときは4つの位相不確定性がそれぞれ
の復調データに生じる）を除去し、正しい復号を可能と
するトレリス復号器、伝送方式及び送受信装置を提供す
ることである。

【0033】本発明の第3の課題は、前記QAMの場合
は4つの位相不確実があり、正しい位相を得るまでに時
間がかかるので位相不確定性の程度を減らしたトレリス
復号器、伝送方式及び送受信装置を提供することであ
る。

【0034】

(6)

特開平 8-288967

9

10

【課題を解決するための手段】上記課題を解決するため、本発明は次の構成を有する。すなわち、請求項1記載の発明は、送信側で所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n0-2)$ ビットと符号化入力1ビットとから成る $(n0-1)$ ビットの組とし、前記符号化入力1ビットをたたみ込み符号化した後、該たたみ込み符号化ビットを所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の2ビットとし、前記非符号化の $(n0-2)$ ビットと前記バンクチャド符号化の2ビットとを $n0$ ビットの組にして 2^{n0} の符号化多値変調されたものを、受信側で復調し、軟判定して得られた復調データに基づいて、ビタビ復号ビットと再生されたバンクチャド符号化ビットを出力するビタビ復号部と、該ビタビ復号部が再生したバンクチャド符号化ビットを用いて前記非符号化の $(n0-2)$ ビットを復号する非符号化ビット復号部と、前記ビタビ復号ビットと前記復号された非符号化の $(n0-2)$ ビットとを速度変換して所定のビット数から成るトレリス復号シンボルを出力する速度変換回路と、を有するトレリス復号器であって、前記ビタビ復号部は、前記復調データに前記バンクチャパターンに従ってデバンクチャ処理を施すデバンクチャ回路と、ブランチメトリックを演算するブランチメトリック演算手段と、前記符号化入力1ビットに相当する前記ビタビ復号ビットを出力するビタビ復号器と、前記ビタビ復号ビットを再度たたみ込み符号化するたたみ込み符号化器と、前記バンクチャパターンに従って間引き処理を施して前記再生したバンクチャド符号化ビットを出力するバンクチャ回路とを備えて成り、前記非符号化ビット復号部は、前記復調データが変調のコンステレーションのどの領域に属するかを判定して領域情報を出力する領域判定手段と、前記ビタビ復号部が前記再生したバンクチャド符号化ビットを出力するまで前記領域情報を遅延する遅延手段と、遅延された前記領域情報と前記再生したバンクチャド符号化ビットとから前記非符号化の $(n0-2)$ ビットを復号する非符号化ビットデコーダと、を備えたことを特徴とするトレリス復号器である。

【0035】また請求項2記載の発明は、送信側で所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n0-2)$ ビットと符号化入力1ビットとから成る $(n0-1)$ ビットの組とし、前記符号化入力1ビットをたたみ込み符号化した後、該たたみ込み符号化ビットを所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の2ビットとし、前記非符号化の $(n0-2)$ ビットと前記バンクチャド符号化の2ビットとを $n0$ ビットの組にして 2^{n0} の符号化多値変調されたものを、受信側で復調し、軟判定して得られた復調データに基づいて、ビタビ復号ビットと再生されたバンクチャド符号化ビットを出力するビタビ復号部と、該ビタビ復号部が再生したバンクチャド符号化ビッ

トを用いて前記非符号化の $(n0-2)$ ビットを復号する非符号化ビット復号部と、前記ビタビ復号ビットと前記復号された非符号化の $(n0-2)$ ビットとを速度変換して所定のビット数から成るトレリス復号シンボルを出力する速度変換回路と、を有するトレリス復号器であって、前記ビタビ復号部は、前記復調データに前記バンクチャパターンに従ってデバンクチャ処理を施すデバンクチャ回路と、ブランチメトリックを演算するブランチメトリック演算手段と、前記符号化入力1ビットに相当する前記ビタビ復号ビットを出力するビタビ復号器と、前記ビタビ復号ビットを再度たたみ込み符号化するたたみ込み符号化器と、前記バンクチャパターンに従って間引き処理を施して前記再生したバンクチャド符号化ビットを出力するバンクチャ回路とを備えて成り、前記非符号化ビット復号部は、前記復調データが符号化変調で定義された4つのサブセットのそれぞれの代表シンボルの上位 $(n0-2)$ ビットを検出する代表シンボル検出手段と、前記ビタビ復号部が前記再生したバンクチャド符号化ビットを出力するまで前記4つの代表シンボルの上位 $(n0-2)$ ビットを遅延する遅延手段と、前記再生したバンクチャド符号化ビットに従って、前記遅延された前記4つの代表シンボルの上位 $(n0-2)$ ビットのいずれかを選択して復号された非符号化の $(n0-2)$ ビットとして出力するセレクト回路と、を備えたことを特徴とするトレリス復号器である。

【0036】また請求項3記載の発明は、請求項1または請求項2記載のトレリス復号器において、前記復調データに振幅制限を施す振幅制限回路をさらに備えたことを特徴とする。

【0037】また請求項4記載の発明は、請求項1ないし請求項3のいずれかに記載のトレリス復号器において、前記ブランチメトリック演算手段は、ユークリッド距離演算手段と、非線形処理手段と、ビット打ち切り手段とを含むことを特徴とする。

【0038】また請求項5記載の発明は、請求項1ないし請求項4のいずれかに記載のトレリス復号器において、前記復調データと前記ビタビ復号ビットとから誤り率を検出する誤り率検出手段と、復調データから位相不確定性を除去する位相不確定性除去手段と、をさらに備えたことを特徴とする。

【0039】また請求項6記載の発明は、請求項5に記載のトレリス復号器において、前記誤り率検出手段は、前記ビタビ復号の最尤バスマトリックを用いて検出することを特徴とする。

【0040】また請求項7記載の発明は、請求項5または請求項6に記載のトレリス復号器において、前記誤り率検出手段は、前記デバンクチャのタイミングを制御することを特徴とする。

【0041】また請求項8記載の発明は、請求項5ないし請求項7のいずれかに記載のトレリス復号器におい

(7)

特開平 8-288967

11

て、前記位相不確定性除去手段は、復調データの位相を反転する位相反転回路と、復調データを交換するデータ交換回路とから成ることを特徴とする。

【0042】また請求項9記載の発明は、請求項5ないし請求項8のいずれかに記載のトレリス復号器において、前記ビタビ復号ビットあるいは前記トレリス復号シンボルから送信側で周期的に多量化されたフレーム同期符号を検出して、同期保護処理を施すことによりフレーム同期を確立するフレーム同期回路をさらに備えてなり、該フレーム同期回路はフレーム同期はずれを検出してフレーム同期信号を出力し、該フレーム同期信号により前記位相不確定性除去手段が動作することを特徴とする。

【0043】また請求項10記載の発明は、送信側で所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n_0 - 2)$ ビットと符号化入力1ビットとから成る $(n_0 - 1)$ ビットとし、前記符号化入力1ビットを差動符号化して得られる1ビットをさらにたたみ込み符号化した後、該たたみ込み符号化ビットを所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の2ビットとし、前記非符号化の $(n_0 - 2)$ ビットと前記バンクチャド符号化の2ビットとを n_0 ビットの組にして 180° 位相不変の信号配置となる 2° 値の振幅位相変調(QAM)されたものを、受信側でQAM復調し、軟判定して得られた復調データに前記所定のバンクチャパターンに従ってデバンクチャ処理を施して、ブランチメトリックを演算し、ビタビ復号して得られるビタビ復号ビットを差動復号し、前記バンクチャパターンに従って間引き処理を施して得られるバンクチャド符号化ビットを用いて非符号化ビットを復号し、前記ビタビ復号ビットと前記復号された非符号化の $(n_0 - 2)$ ビットとを組にして速度変換を施して、所定のビット数から成るトレリス復号シンボルを出力するときに、検出された誤り率に基づいて 90° または 270° の位相不確定性除去を施すことを特徴とする伝送方式である。

【0044】また請求項11記載の発明は、所定ビット数から成る情報シンボルに速度変換を施して非符号化の $(n_0 - 2)$ ビットと符号化入力1ビットとから成る $(n_0 - 1)$ ビットの組を出力する速度変換回路と、前記符号化入力1ビットを差動符号化する差動符号化回路と、たたみ込み符号化回路と、所定のバンクチャパターンに従って間引き処理を施してバンクチャド符号化の2ビットとするバンクチャド符号化回路と、前記非符号化の $(n_0 - 2)$ ビットと前記バンクチャド符号化の2ビットとを n_0 ビットの組にして 180° 位相不変の信号配置を施す信号配置分配器と、を備えるトレリス符号化器と、 2° 値の振幅位相変調(QAM)を施すQAM変調器と、を備えることを特徴とする送信装置である。

12

【0045】また請求項12記載の発明は、請求項11に記載の送信装置から送信された信号を受信して、復調及び復号する受信装置であって、QAM復調器と、請求項5ないし請求項9のいずれかに記載のトレリス復号器と、該トレリス復号器から得られるビタビ復号ビットを差動復号する差動復号化回路と、を備えて成り、検出された誤り率に基づいて 90° または 270° の位相不確定性除去を施すことを特徴とする受信装置である。

【0046】

【作用】前記第1の課題に対して、請求項1ないし請求項4のいずれかに記載のトレリス復号器は、デバンクチャ回路により所定のバンクチャパターンに従って復調データにデバンクチャ処理を施し、間引かれたたたみ込み符号化ビット位置を補う。次いで、そしてデバンクチャ処理された復調データに基づいて、ブランチメトリックを演算しビタビ復号してビタビ復号ビットを生成し、このビタビ復号ビットを再度たたみ込み符号化、バンクチャド符号化を施しバンクチャド符号化ビットを再生する。そして、このバンクチャド符号化ビットに基づいて、非符号化ビットを復号する。この様にバンクチャパターンに従ってバンクチャ処理(間引き処理)された符号化ビットを伝送して、受信側でデバンクチャ処理以下の復号を行うことにより、符号化率が m_0/n_0 より大なる符号化多値変調の伝送方式におけるトレリス復号器を効果的に実現することができる。

【0047】請求項1記載のトレリス復号器は、領域判定手段により復調データが変調のコンステレーションのどの領域に属するかを判定することにより、復号の候補であるサブセットの代表シンボルをより少ないビット数で表現でき、遅延手段における記憶ビット数を削減し回路規模を大幅に縮小することができる。

【0048】請求項2記載のトレリス復号器は、代表シンボル検出手段が復号の候補を、それぞれの非符号化ビットのみを検出し出力するので、より少ないビット数で表現できかつ、再生されたバンクチャド符号化ビットにより遅延された代表シンボルをセレクトで選択するので、代表シンボル検出回路の変更により信号配置を変更することができるので、信号配置に対しより柔軟な構成をとることができる。

【0049】前記第2の課題に対して、請求項5ないし請求項9のいずれかに記載のトレリス復号器は、復調データに位相不確実性があるときに、誤り率検出手段により誤り率を推定し、所定の値を越えたときに復調データの位相を変換する位相不確実性除去手段を具備することにより、復調データの位相を正しく制御し、復号処理を正常とすることが可能となる。

【0050】前記第3の課題に対して、請求項10は、変調形式としてQAMを用いるときに、位相不確実性を4から2に削減する伝送方式である。請求項11はその送信装置であり、請求項12はその受信装置である。

13

【0051】信号配置として180°の位相不変マッピングを用いるので、180°の復調データの位相ずれに対しては、正しく復号できる。90°あるいは270°の位相ずれに対しては、前記誤り検出手段と位相不確定除去手段により、90°あるいは270°の少なくともどちらか一方の位相変換を施すことで正しく復号できる。

【0052】

【実施例】次に図面を参照して、本発明の実施例を詳細に説明する。

【0053】まず図5と図6を参照してトレリス符号化の説明をする。図5は、 $m=4$ 、 $n=5$ の場合で、変調形式は32QAMに対応する。入力の情報シンボルは、例えば8bit単位で逐次的に入力される。速度変換回路101による速度変換処理の後、たたみ込み符号化回路103によるたたみ込み符号化($r_m=1/2$)とパンクチャ回路104によるパンクチャ処理($r_p=m_p/n_p$)を経て、トレリス符号化シンボル($y_4 y_3 y_2 y_1 y_0$)が生成され、この5bit単位のシンボルデータ列は、逐次的に信号配置分配器105に入力され、変調データ1e及び2eに変換されて図示されない32QAM変調器に入力される。

〔0054〕ここで、 $y_4 \sim y_9$ のそれぞれのビットレートは同一速度(R_{50})なので、たため込み符号化シンボル($c_1 \sim c_9$)の各ビットレート R_{51} との関係は、式(1)となる。

【0055】

【教1】

$$R_{st} = \frac{\ln p}{\ln 2} \times R_{so} \quad \dots (1)$$

ここで、 $r_p = m_p / n_p$ は、バンクチャ回路 1) 4) のある所定の時間あたりの入力ビット数が c_1, c_0 を合わせて m_p ビットであるとき、間引き処理（バンクチャ処理）後のバンクチャ回路出力のビット数が、前記所定の時間あたり n_p ビットであることを示す。なお、マザーコードであるたたみ込み符号化の符号化率が $r_m = 1/2$ であるため、バンクチャ符号化器の符号化率は、 $r = m_p / 2 n_p$ である。

【0056】次に図6を用いて、 $m_p = 4$ 、 $n_p = 3$ のバンクチャ処理の例について、さらに詳しく述べる。 x_1 の時系列の入力 $x_1^{(0)}$ 、 $x_1^{(1)}$ 、 $x_1^{(2)}$ 、 $x_1^{(3)}$

$$(3 \times R_{50} + 1 \times R_{52}) \text{ ㄷㅂㅈ } = (3 \times R_{50} + m_p / n_p \times R_{50}) \text{ ㄷㅂㅈ } \dots (4)$$

速度変換回路より出力される。よって、入力の情報シンボルのビットレートは、 $(3 \times R_{SD} + m_p / n_p \times R_{SD}) \times [bps]$ である。よって図5のトレリス符号化器の符

$$R = \frac{3 \times R_{80} + m_p / n_p \times R_{90}}{5 \times R_{80}} = \frac{3 n_p + m_p}{5 n_p} \quad \dots (5)$$

式(5)となる。たとえば $r = 2/3$ ($r_p = m_p/n_p = 4/3$) の場合には $R = 13/15$ である。

(8)

14

* ⁽¹⁾, ..., に対してたがひ込み符号化の系列 ($c_1^{(0)}$, $c_0^{(0)}$), ($c_1^{(1)}$, $c_0^{(1)}$), ($c_1^{(2)}$, $c_0^{(2)}$), ($c_1^{(3)}$, $c_0^{(3)}$), ..., を得る。ここで(0)~(3)は時刻を示すタイムインデックスである。このうち下記の式(2)に示すバンクチャパターンに従って $c_0^{(1)}$ と $c_0^{(3)}$ が削除されるので、 $\{y_1, y_0\}$ は $\{c_1^{(0)}, c_0^{(0)}\}$, ($c_0^{(2)}, c_1^{(2)}$), ($c_1^{(3)}, c_1^{(4)}$), ..., という系列となる。

16 【0057】

【教2】

$$\begin{vmatrix} 1 & 0 \\ 1 & 1 \end{vmatrix} \dots (2)$$

20 このように図6のバンクチャ符号化は、4 bit の x_1 の入力により 6 bit の $(y_1 y_0)$ を得るため、バンクチャ符号化の符号化率は $r = 4/6 = 2/3$ である。ところで、トレリス符号化シンボルのうち非符号化の $y_4 y_3 y_2$ はそれぞれ $x_4 x_3 x_2$ に等しく、かつ $y_1 y_0$ と同一レートなので 6 bit の $(y_1 y_0)$ に対して $(y_4 y_3 y_2) = (x_4 x_3 x_2)$ は $3 \times 3 = 9$ bit である。すなわち x_1 が 4 bit、 $(x_4 x_3 x_2)$ は 9 bit で合計 13 bit の入力に対し、 $(y_1 y_0)$ の 6 bit と $(y_4 y_3 y_2)$ の 9 bit で合計 15 bit を出力する。したがって符号化率は $R = 13/15$ である。なお、 x_4 、 x_3 、 x_2 はそれぞれ 3 bit 入力する間に x_1 は 4 bit 入力する必要がある。すなわち x_4 、 x_3 、 x_2 のビットレートに比べ、 x_1 のビットレートは $4/3$ 倍である必要がある。したがって図5の速度変換回路は2種の

30 レートに対応した速度変換を施すことになる。

【0058】以上の関係を式表現でまとめると、 x_1 のビットレート R_{s2} は、 c_1 または c_0 のビットレートに等しいので結局、次に示す式(3)のようになる。

[0059]

【教3】

$$R_{a2} = R_{a1} = \frac{\eta \rho}{D \delta} \times R_{a0} \quad \dots (3)$$

以上の式から、トレリス符号化シンボル ($y_4 y_3 y_2 y_1 y_0$) の5bit は1秒あたり $5 \times R_{50}$ ビット生成されるのに対し、符号化前の $x_1 \sim x_4$ は、1秒あたり、

【例4】

※号化率Rは、

$$\frac{m}{m_0} = \frac{3np + mp}{5m} \quad \dots (5)$$

【0060】以上のようにして、通常のトレリス符号化
50 変調方式の符号化率が32QAMを用いるときには4／

(9)

特開平8-288967

15

5であったものが、図5の構成をとること、これより大きな符号化率を表現することができるわけである。一般化して、トレリス符号化シンボルの構成ビット数がn0の場合には、

【数6】

$$R = \frac{n0 - 2 + mp / np}{n0} \quad \dots (6)$$

式(6)になる。

【0061】以上のようにして符号化変調されて伝送された信号を受信側でQAM復調して軟判定された復調データ1d、Qdから、誤り訂正復号を行う本発明に係るトレリス復号器の第1実施例の構成を図1に示す。

【0062】同図において、第1実施例のトレリス復号器は、非符号化ビット復号部1と、ビタビ復号部2と、速度変換回路3とにより構成されている。非符号化ビット復号部1は、領域判定手段11と、遅延手段12と、非符号化ビットデコーダ回路13とからなる。ビタビ復号部2は、デバンクチャ回路21と、ブランチメトリック演算手段22（以下、BMUと省略する）と、ビタビ復号器23と、たたみ込み符号化回路24と、バンクチャ回路25とからなる。

【0063】非符号化ビット復号部1は、非符号化ビットの候補を領域判定手段11により受信復調シンボルのコンステレーション上の領域に対応させる構成で、本願出願人による特開平5-275599号に詳しく説明されている。32QAMの場合判定領域の数は、図17における(A)～(Y)の25なので最小5bitで表現できる(As=5)。そして符号化ビット(y1y0)が再生復号されるまで領域判定結果を遅延手段12で遅延させ、再生復号された符号化ビット(y1y0)を用いて非符号化ビット(y4y3y2)=(x4x3x2)を非符号化ビットデコーダ回路13で復号する。

【0064】なお図17の信号配置で、判定された領域が角の四隅の領域(A)、(E)、(U)、(Y)であるとき、再生復号された(y1y0)に対応するシンボルが存在しない場合がある。例えば、右上隅(Y)には(y1y0)=(11)に対応するシンボルが存在しない。この場合は強制的に近くのシンボル(例えば(1111)のシンボル)で代用し、(y4y3y2)=(x4x3x2)=(111)とする。

【0065】なお少し複雑になるが、より厳密には、領域(Y)を(y1)と(y2)の2つの領域に分割してそれぞれ判定し、受信復調シンボルが(y1)の領域にあるときに(11111)のシンボルを取り(x4x3x2)=(111)とする。(y2)の領域にあるときには(10011)のシンボルを取って(x4x3x2)=(100)とする。この場合は、同様にして(A)、(E)、(U)の各領域もそれぞれ(a1)と(a2)、(e1)と(e2)、(u1)と(u2)に分割して判定し、判定領域数は29になる。領域判定情

16

報のビット数は同じく5である(As=5)。

【0066】ただし、領域判定の数が25のときは前記特開平5-275599号に示すように、復調シンボルの上位側の一部のみ(具体的には1d、Qdのそれぞれ上位4bit)を用いて領域判定可能であったが、領域判定の数が29の場合は、これより多くのビットを用いて判定する必要があり、領域判定手段の規模が大きくなる。したがって回路規模上には、前に示すように領域(Y)に復調シンボルがある場合には(11111)のシンボルかあるいは(10011)のシンボルの一方を強制的に取って(x4x3x2)=(111)or(100)とする方が好ましい。

【0067】ビタビ復号ビットx1及び前記再生復号された符号化ビット(y1y0)の復号は、図1のビタビ復号部23による。

【0068】図7と図8を用いて、デバンクチャ回路21におけるデバンクチャ処理と、BMU22におけるブランチメトリックの演算方法を説明する。変調がQPSKの場合でビタビ復号する場合は、符号化ビットの配置と受信復調シンボルの位置関係が固定であったが、多値QAMの場合は受信復調シンボルが前記(A)～(Y)のどれに属するかにより前記位置関係が変化する。この位置関係の変化以外の本実施例におけるデバンクチャ処理とブランチメトリックの演算の仕方はQPSKの場合と同じである。

【0069】図6の送信側の符号化の例では入力は4bit周期で、出力は3シンボル周期であった。受信側の復号においては、逆に入力の復調データは3シンボル周期であり、ビタビ復号は4bit周期、即ち、ブランチメトリックの生成は4組分が一周期になる。

【0070】図7と図8はその具体例を示している。時刻(0)～(2)の受信復調データが前記一周期分であるとすると、時刻(0)の受信復調データは、図7に示すように図17の(Q)の領域で軟判定されたとする。このときのI軸方向で、符号化ビット(y1y0)の信号配置の下位ビットについて、y0='0'シンボルからの距離をR10⁽⁰⁾、y0='1'のシンボルからの距離をR11⁽⁰⁾とする。より具体的には、y0='0'のシンボルは'O'であり、I軸方向で'O'のシンボルからの距離がR10⁽⁰⁾である。また、y0='1'のシンボルは'□'でありI軸方向で'□'からの距離がR11⁽⁰⁾である。同様に、Q軸方向についても、符号化ビット(y1y0)の信号配置の上位ビットについて、y1='0'のシンボルからの距離をRq0⁽⁰⁾、y1='1'のシンボル1からの距離をRq1⁽⁰⁾とする。より具体的には、y1='0'のシンボルは'O'であり、Q軸方向で'O'のシンボルからの距離がRq0⁽⁰⁾である。またy1='1'のシンボルは'△'でありQ軸方向で'△'のシンボルからの距離がRq1⁽⁰⁾である。

【0071】これらの距離の物理的な意味合いは、送信

(10)

特開平8-288967

17

側の符号化ビット ($y1^{(0)}, y0^{(0)}$) = ($c1^{(0)}, c0^{(0)}$) の各ビットごとの判定の指標 (メトリック) を意味する。即ち、 $c0^{(0)} = 0$ である指標は $Ri0^{(0)}$ であり、 $c0^{(0)} = 1$ である指標は $Ri1^{(0)}$ である。また $c1^{(0)} = 0$ である指標は $Rq0^{(0)}$ であり、 $c1^{(0)} = *$

$$\lambda_{ab}^{(0)} = \{Rqa^{(0)}\}^i + \{Rrb^{(0)}\}^i \quad (a=0,1, b=0,1) \dots (7)$$

式 (7) で得られる。このブランチメトリックを複数シンボル分累積してパスメトリックとし、正しい系列を選択する。このブランチメトリックのとり方は、パスメトリックは各受信復調データの誤差の累積であり、最尤パスメトリック=最小パスメトリックである。これとは逆に、距離 Rqa, Rrb のとり方を逆にすると最尤パスメトリック=最大パスメトリックとすることも可能である。

【0072】時刻(1)、(2)の受信復調データについても同様に、各符号化ビットの指標 $Ri0^{(1)}, Ri1^{(1)}, Rq0^{(1)}, Rq1^{(1)}, Ri0^{(2)}, Ri1^{(2)}, Rq0^{(2)}, Rq1^{(2)}$ を図7に従って求めることができる。このとき、受信復調データの属する領域により、「○」、

「□」、「△」、「◎」の位置関係が変化するため、各*

$$\lambda_{ab}^{(1)} = \{Ria^{(1)}\}^i + Rf, \quad (a=0,1, b=0,1) \dots (8)$$

式 (8) で求める。

【0074】時刻(2)について ($c1^{(2)}, c0^{(2)}$) = (a, b) である指標 (ブランチメトリック) の計算は、それぞれのビットが $y1^{(2)} = c0^{(2)}$, $y0^{(2)} *$

$$\lambda_{ab}^{(2)} = \{Ria^{(2)}\}^i + \{Rqb^{(2)}\}^i \quad (a=0,1, b=0,1) \dots (9)$$

である。

【0075】時刻(3)について ($c1^{(3)}, c0^{(3)}$) = (a, b) であるブランチメトリックの計算は、 $c0^{(3)} *$

$$\lambda_{ab}^{(3)} = \{Rqa^{(3)}\}^i + Rf \quad (a=0,1, b=0,1) \dots (10)$$

式 (10) で求める。

【0076】このように3つの受信復調データを用いて4時刻分のブランチメトリックの組を生成するため、ビタビ復号ビット $x1$ もこの間に4bit分復号することができる。このビタビ復号ビット4bitを再度たたみ込み符号化し、バンクチャド処理を施すことで再生復号された符号化ビット ($y1, y0$) を3組生成して非符号化ビット ($x4, x3, x2$) を3組生成することができる。この間 $x1$ は4bit生成されるので $x1$ のみレートが速い。これらを出力して例えば外側のエラー訂正 (例えばリード・ソロモン復号) を行うにはビットレートをそろえて8bit単位にする必要がある。これも図1の速度変換回路3で行う。

【0077】なお復調データ id, Qd から前記各ビットごとの指標 Rib, Rqa を生成し、 Rf を挿入する処理を図1のデバンクチャド処理回路21で行う。またこれらに演算してブランチメトリックを出力するのがBMU22である。

【0078】本実施例はバンクチャの符号化率を $r = 2/3$ (全体符号化率 $R = 13/15$) で示したが、 $r = 3/4$ ($R = 9/10$) や $r = 4/5$ ($R = 13/10$)

18

*1である指標は $Rq1^{(0)}$ である。ビタビ復号に用いるブランチメトリックとは図8に示すように、($c1^{(0)}, c0^{(0)}$) = (a, b) である指標であり、
【数7】

※指標の取り方もこれに合わせて変化する。これから時刻(1)~(3)に対するブランチメトリックを生成するが、送信側のバンクチャ処理により、すべての符号化ビットの情報が送られているわけではないので、削除されたビットに対する指標は固定の値 Rf を挿入して算出する。挿入する値としては Rf または各指標の最大値の $1/2$ が良く用いられる。

【0073】時刻(1)について ($c1^{(1)}, c0^{(1)}$) = (a, b) である指標の計算は $c0^{(1)}$ が送信側で削除され、 $y0^{(1)} = c1^{(1)}$ のみしか送られていないので、 $c0^{(1)}$ に関する指標は固定の値 Rf で代用し、
【数8】

★ = $c1^{(1)}$ というように2つの時刻にまたがって送られてくるので、各指標の時刻も2つの時刻にまたがって使用する。即ち、
【数9】

☆⁽¹⁾ が送信側で削除されているので、同様に Rf を用いて、
【数10】

30 5) などでも容易に実施可能である。それぞれの符号化率における C/N ($= Es/N0$, Es :1シンボルあたりのエネルギー、 $N0$:片側雑音スペクトル密度) 対 BER (ビット誤り率) 特性を図9に太い実線で示す。計算機シミュレーションにて実際に C/N に対応した誤り率を用いてトレリス復号を施して BER を求めたものである。参考のため従来方式での $r = 1/2$ ($R = 4/5$) の特性も合わせて細い実線で示した。符号化率が増大するにつれ (伝送レートが増大するにつれ) C/N サービス限界は悪化するので、トレードオフが存在する。なお、情報1bitあたりのエネルギー (Eb) で正規化した、対 $Eb/N0$ 特性も図10に示す。

【0079】次に図2を参照して、本発明に係るトレリス復号器の第2実施例を説明する。図2において、本実施例のトレリス復号器は、非符号化ビット復号部4が代表シンボル検出回路41と遅延手段42と非符号化ビットセレクタ回路43とを具備することを特徴としたものである。この構成は、特開平05-275599号の従来例の説明の中でも詳しく述べられている。その他の構成要素、すなわちビタビ復号部2と速度変換回路3は、図1に示した第1実施例と同じである。また16QAM

(11)

特開平 8-288967

19

を用いる場合については図 15 に示したものと同様で先に説明した。

【0080】図 2 の非符号化ビット復号部 4 は、復号の候補である各サブセットの代表シンボルをそのまま残し、対応する再生復号された符号化ビット ($y_1 y_0$) との組み合わせから、1 つのシンボルを選択する。このため、非符号化ビット復号部 4 においては、信号配置の変更は代表シンボル検出回路 41 のみの変更であるので、より自由度が高い。これに対し、第 1 実施例の図 1 の構成では、領域判定手段 11 と非符号化ビットデコード回路 13 との両方を変更する必要がある。

【0081】再生復号された符号化ビット ($y_1 y_0$) には第 1 実施例で示したビタビ復号部 2 を必要とする。これらと速度変換回路 3 とで構成したトレリス復号器は、第 1 実施例と同じく符号化率の点で優れたものである。

【0082】次に図 3 を参照して、本発明に係るトレリス復号器の第 3 実施例を説明する。第 1 実施例との相違は、復調データの振幅を制限する振幅制限回路 5 を設けたことである。このように振幅制限回路 5 により、図 1 7 の二点鎖線で示すような範囲で復調データに振幅制限を施しても、ほとんど特性は劣化しないことを本願出願人は明らかにしている (特願平 5-275599 号、及び特願平 5-275660 号参照)。この振幅制限により、後段の領域判定手段 11 や BMU 22 が簡単になる。

【0083】さらに BMU 22 の構成として、ユークリッド距離演算手段だけでなく非線形処理手段とビット打ち切り手段を具備することで、より回路規模の小さい BMU を構成することができる (特願平 5-275660 号参照)。

【0084】図 3 は、振幅制限回路 5 を第 1 実施例の構成に適用しているが、第 2 実施例に適用しても、また以下に述べる実施例に適用しても同様の効果を得ることができる。

【0085】次に図 4 を参照して、本発明に係るトレリス復号器の第 4 実施例を説明する。図 4 において、本実施例のトレリス復号器は、振幅制限回路 5 と、位相不確定性除去手段 6 と、非符号化ビット復号部 1 と、ビタビ復号部 2 と、速度変換回路 3 と、誤り率検出手段 7 と、フレーム同期回路 8 とを備えて、復調データの位相不確定性を除去して正しい位相で復号することを特徴としている。位相不確定性除去手段 6 は、位相反転手段 61 とデータ交換回路 66 とからなる。位相反転手段 61 は、振幅制限された復調データの I 側データを反転する反転回路 62 と、この反転されたデータと反転されてないデータとを誤り率検出手段 7 からの指示により切り替えるセクタ 63、同様の Q 側データの反転回路 64、セクタ 65 とからなる。データ交換回路 66 は、誤り率検出手段 7 からの指示により位相反転回路の出力を互

20

いに入れ替えるセクタ 67、68 からなる。

【0086】等化のための基準シンボル等を送信しない場合には、変調が QAM の場合は、復調データの位相に 4 つの不確定性が生じる。このとき、ビタビ復号の最尤パスマトリックをモニタしたり、あるいは誤判定ビットと再生復号された符号化ビットとの比較により誤り率を検出し、誤り率があらかじめ指定された値を超えたときに、復調データの位相が合っていないと判断して復調データの位相をずらしながら、正しい位相を検出する構成である。図 4 では位相不確定性除去手段 6 を位相反転回路 61 とデータ交換回路 66 とで構成している。これらの動作と他の構成例は特願平 6-227878 号に詳述してある。

【0087】また、ビタビ復号の最尤パスマトリックのモニタのみでは 180° の位相不確定性がとり切れない場合がある。この場合、例えばフレーム同期符号が多重化されている場合には、フレーム同期はずれをモニタすることで、位相不確定性を除去する。

【0088】変調が PAM の場合には 180° の不確定性除去のみでよいので位相反転手段のみで構成できる。

【0089】また、デバウチングのタイミングは、特別にこれを示す信号 (フレーム同期など) を送らない限り受信側では未知である。これは、前記誤り率検出手段で、誤り率があらかじめ指定の値より大のとき、デバウチングのタイミングが合っていないと判断してタイミングをずらしながら、誤り率が所定の値より小さくなるまでこれを繰り返すことで正しいデバウチングのタイミングを取ることができる。このデバウチングのタイミング取得の構成は、以下の実施例についても有効である。

【0090】次に、第 5 実施例として、変調が QAM の場合に、復調データの位相不確定性を減らす伝送方式及び送受信装置の実施例を図 11 と図 12 を用いて説明する。

【0091】変調はこれまでの実施例と同じく 32QAM である。

【0092】図 11 に示す本例のたたみ込み符号化回路 103 は、入力 x_1 が反転すると、出力の各ビット c_1 、 c_0 及びバンクチャ回路出力 y_1 、 y_0 もそれぞれ反転するものである。この場合、 x_1 を差動符号化回路 106 により差動符号化してからたたみ込み符号化を行う。

【0093】この差動符号化に対応したトレリス復号器の構成を図 12 に示す。図 12 のトレリス復号器は、振幅制限回路 5 と、位相不確定性除去手段 6 と、非符号化ビット復号部 1 と、ビタビ復号部 2 と、速度変換回路 3 と、誤り率検出手段 7 と、差動復号回路 9 とからなる。本実施例の位相不確定性除去手段 6 は、 I 側位の位相反転手段 61 と、データ交換回路 66 とからなり、 Q 側の位相反転手段はない。

【0094】その動作は、特願平 6-227878 号に

(12)

特開平8-288967

21

示した例と同様で、ビタビ復号出力 $x'1$ は、復調データが180°ずれているとき、前記 $x'1$ の反転したデータとして復号される（このとき誤り率は検出できない）が、 $x'2$ を差動復号することで正しい $x1$ を復する。またこのとき、 $(c'1 \ c'0)$ も送信側の $(c1 \ c0)$ のそれぞれ反転したものであり、また、 $(y'1 \ y'0)$ も送信側の $(y1 \ y0)$ のそれぞれ反転したものになる。しかしながら、非符号化ビットの信号配置は、図17に示すように $(y1 \ y0)$ の反転と非反転で同一の位置配置となっているため、非符号化ビットは、 $(y1 \ y0)$ が反転、非反転にかかわらず、正しく同じ値で復号される。

【0095】復調データが90°あるいは270°ずれた場合には、誤り率検出手段7により誤り率が大きいと判定できるのでこれにより90°あるいは270°ずらせばよい。図12の実施例は1d側のみ反転して変換する構成のため90°ずらす構成である。なお、もし270°ずれた場合でも90°ずらす操作で正しく復号することができる。この場合、90°ずらした結果として、元の位相より180°ずれることになるが、これまで説明してきたように180°ずれている場合は正しく復号できるからである。

【0096】以上のようにして位相不確定の数を4から2に減らすことができる。位相確定の試行の数を平均値は半分になるため、チャンネル切り換え時の引き込み時間が早くなる。

【0097】

【発明の効果】以上説明してきたように、本発明によれば、伝送効率（周波数利用効率）に優れたトレリス復号器を、比較的少ないハードウェアで効果的に構成することができるという効果がある。また、等化用の基準シンボルを別途送出しない場合に受信側に生じる位相不確定性を除去することができるという効果がある。さらに変調がQAMの場合に、位相不確定性の数を減らし、引き込み時間を短縮した伝送方式と送受信装置を提供することができるという効果がある。

【図面の簡単な説明】

【図1】本発明に係るトレリス復号器の第1実施例の構成を示すブロック図である。

【図2】本発明に係るトレリス復号器の第2実施例の構成を示すブロック図である。

【図3】本発明に係るトレリス復号器の第3実施例の構成を示すブロック図である。

22

成を示すブロック図である。

【図4】本発明に係るトレリス復号器の第4実施例の構成を示すブロック図である。

【図5】符号化率を上げたトレリス符号化器の構成（ $n0=5$ 、符号化ビット数 $n=2$ の場合）を示すブロック図である。

【図6】速度変換型32QAM-TCMのトレリス符号化器の構成例を説明する図である。

【図7】送信側の符号化ビットと復調シンボルとの関係を示す図である。

【図8】ダミーシンボルとブランチメトリックの生成を説明する図である。

【図9】本発明に係るトレリス復号のビット誤り率特性（BER）対 $C/N(=E_s/N_0)$ の計算機シミュレーション結果を示すグラフである。

【図10】本発明に係るトレリス復号のビット誤り率特性を情報1bit当たりのエネルギーで正規化したBER対 E_b/N_0 の計算機シミュレーション結果のグラフである。

【図11】差動符号化付トレリス符号化器の実施例の構成を示すブロック図である。

【図12】差動復号付トレリス復号器の実施例の構成を示すブロック図である。

【図13】トレリス符号化器の基本構成を示すブロック図である。

【図14】16QAM-TCMの符号化器の概略構成を示すブロック図である。

【図15】トレリス復号器の基本構成（16QAM-TCM用）を示すブロック図である。

【図16】各サブセットでの硬判定とブランチメトリックを示す図である。

【図17】32QAM-TCMのIQ平面内の信号配置を示す図である。

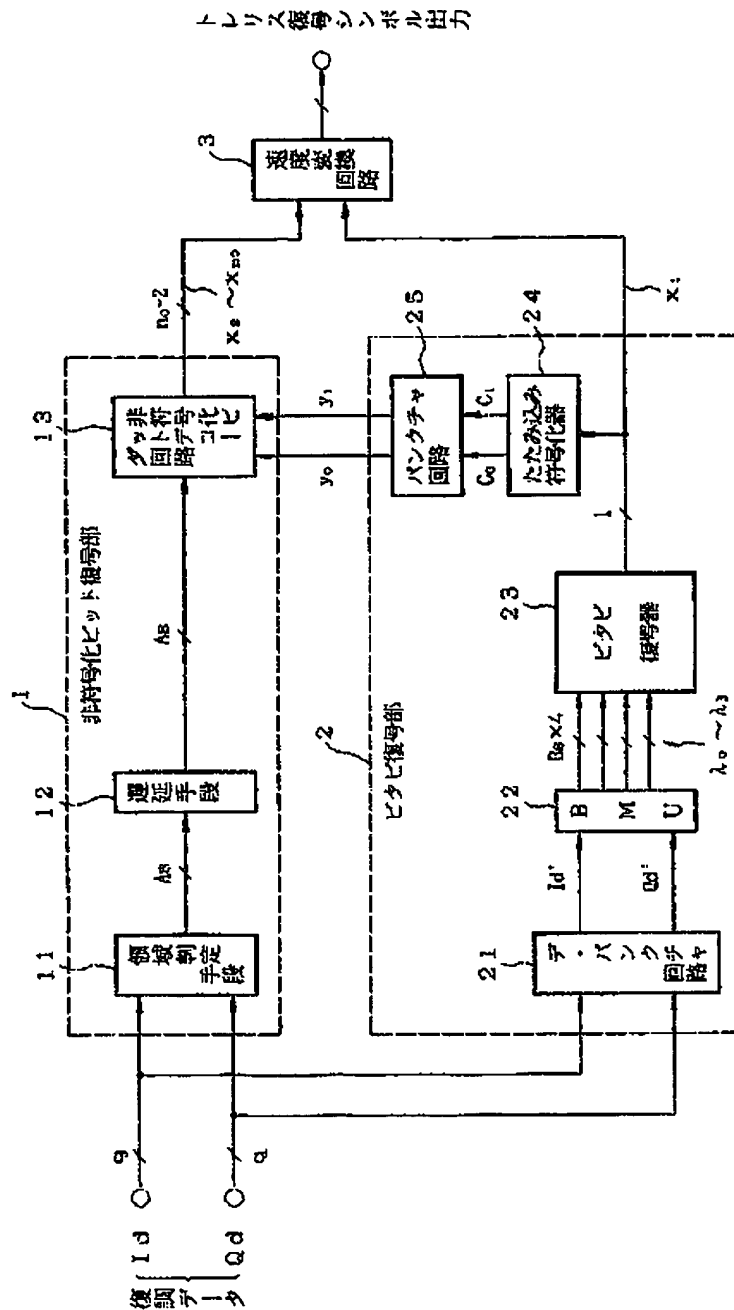
【符号の説明】

- | | | |
|--------------|-----------------------|------------------|
| 1 非符号化ビット復号部 | 2 ビタビ復号部 | 3 速度変換回路 |
| 11 領域判定手段 | 12 遅延手段 | 13 非符号化ビットデコード回路 |
| 21 デバウンス回路 | 22 ブランチメトリック演算手段（BMU） | |
| 23 ビタビ復号器 | 24 たたみ込み符号化器 | |
| 25 バンクチャ回路 | | |

特開平8-288967

(13)

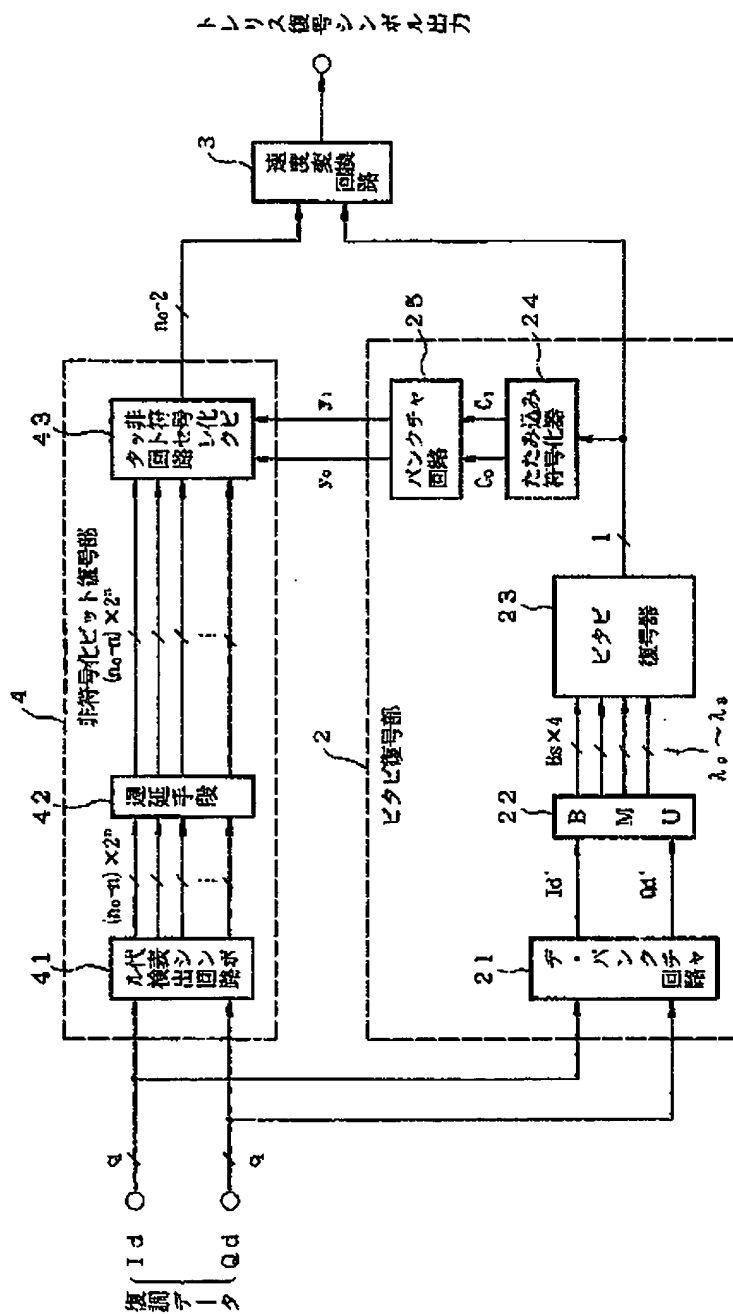
【図1】



(14)

特開平8-288967

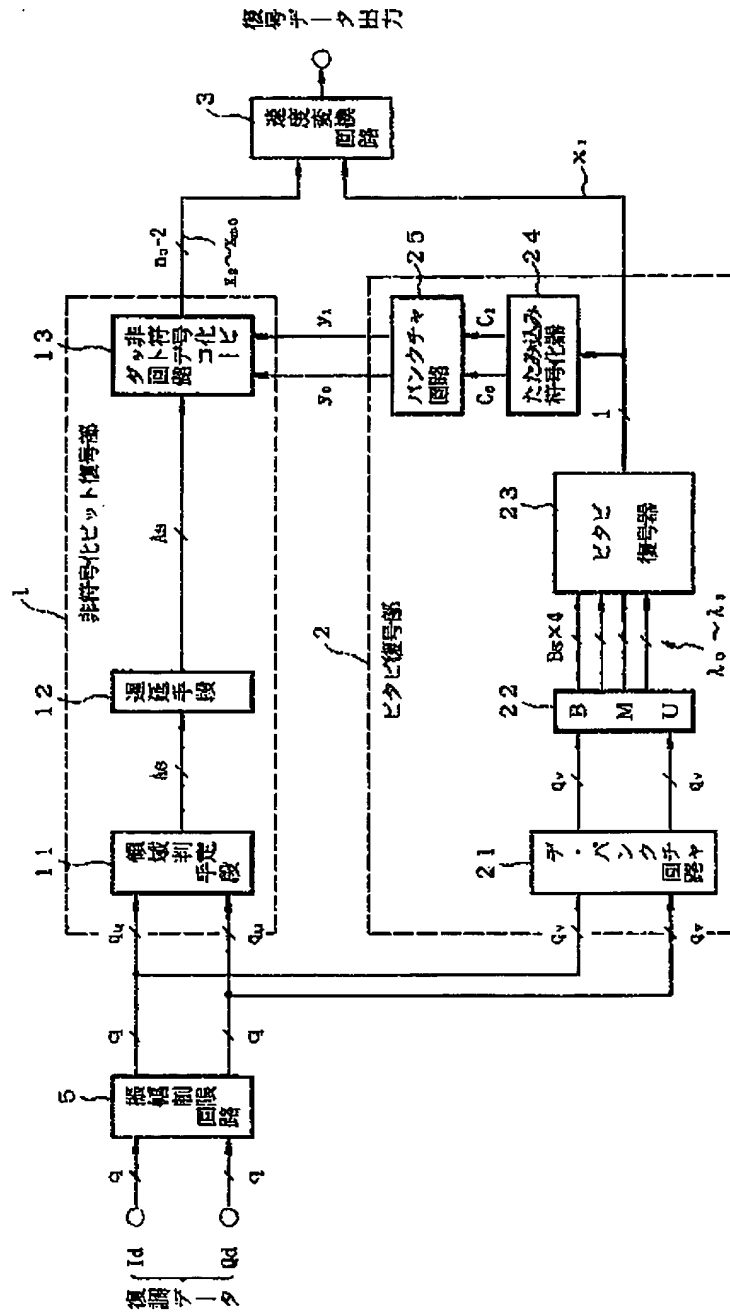
【図2】



特開平8-288967

(15)

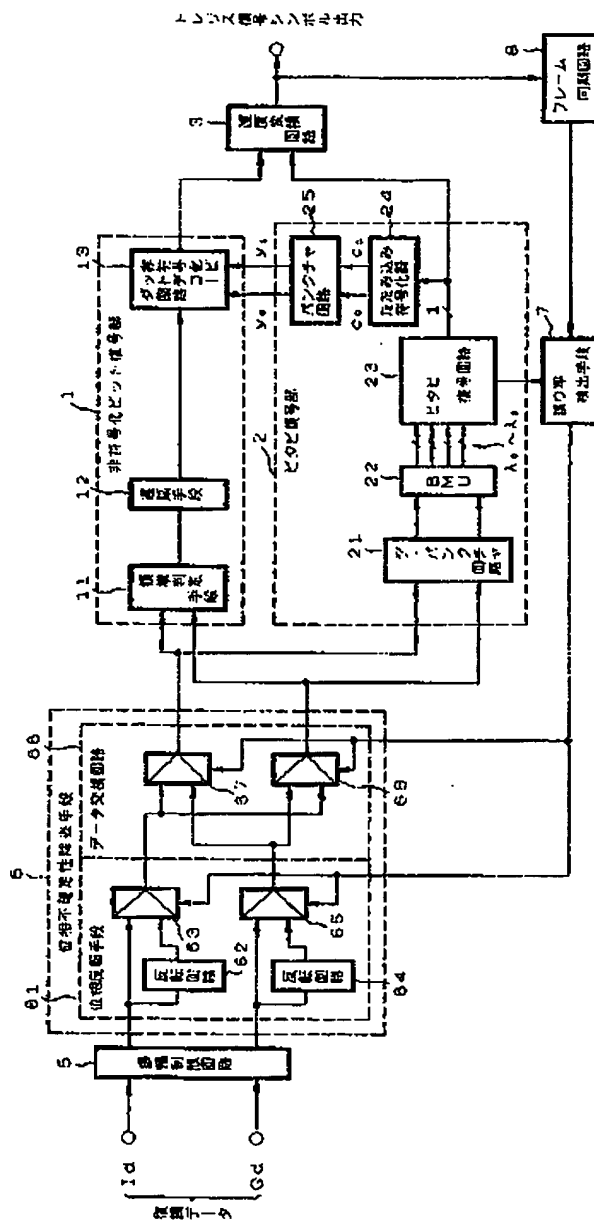
[図3]



(15)

特開平8-288967

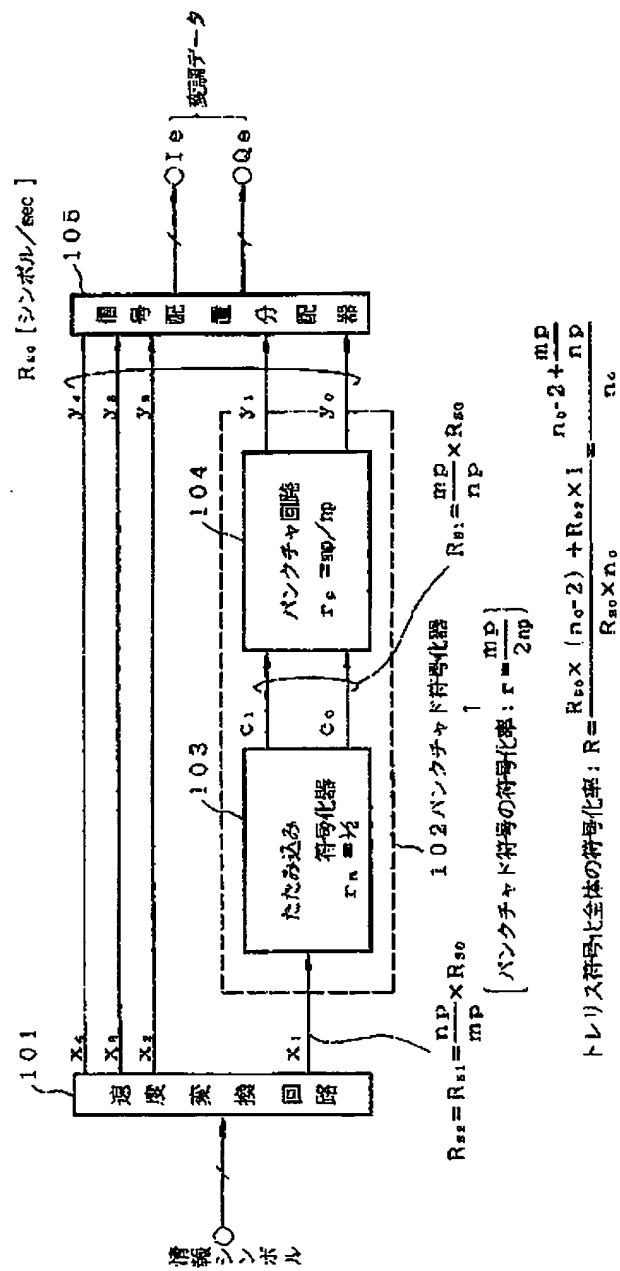
【図4】



特開平8-288967

(17)

【図5】

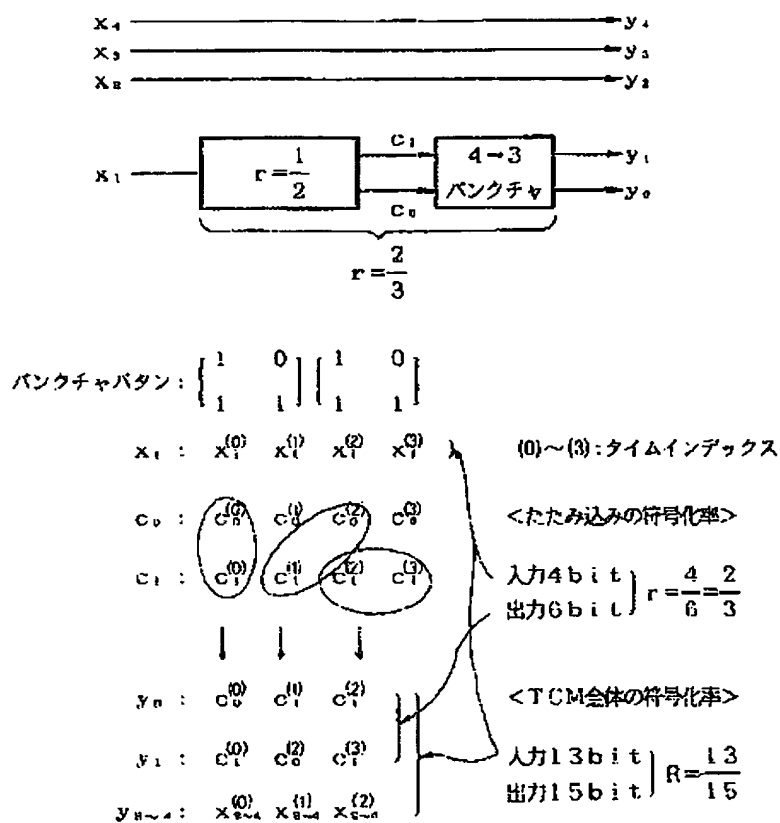


(18)

特開平8-288967

【図6】

【速度変換型 32QAM-TCM】

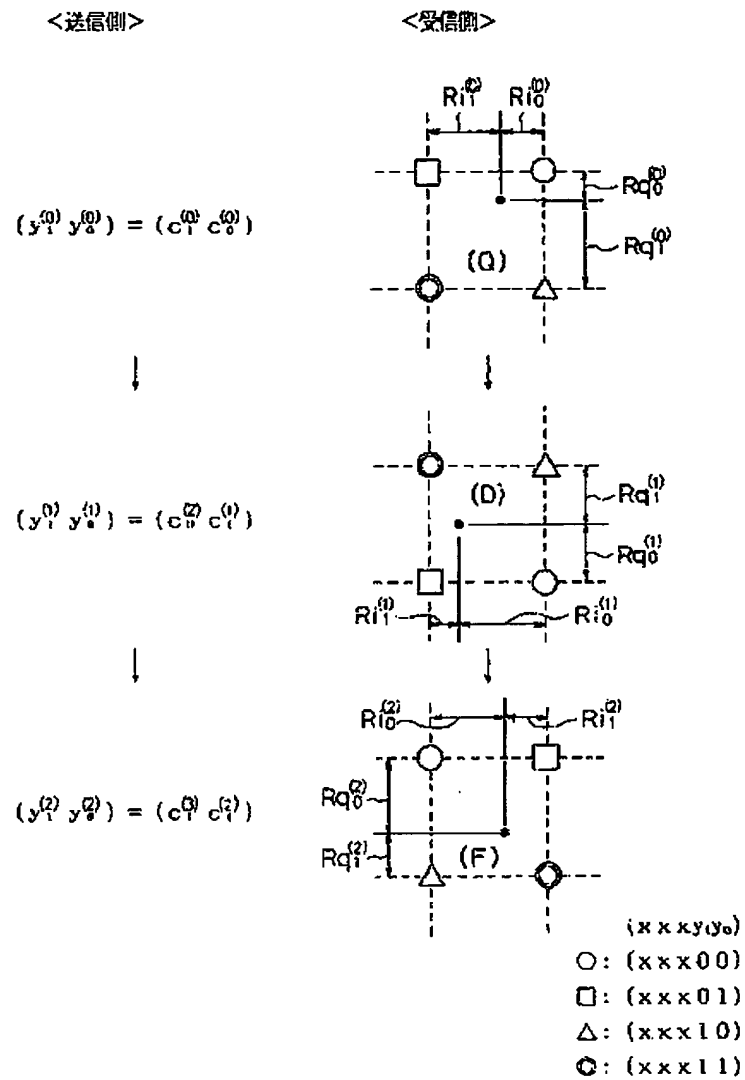
通常のTCM: x_1 と $x_2 \sim 4$ でレートは同じ

速度変換型のTCM: x_1 のレートが $x_2 \sim 4$ よりも速い
 上例では3変調シンボルに1bitの割合で
 x_1 を余分に伝送可→伝送効率(周波数利用効率)の増大

(19)

特開平8-288967

【図7】



【图8】

$(c_1^{(0)}, c_2^{(0)})$ に対応するブランチメトリック

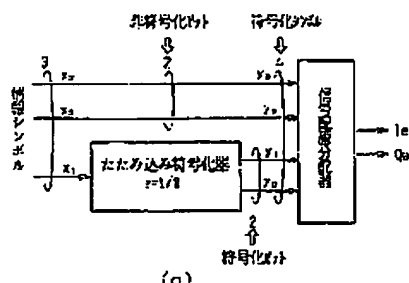
$$\lambda_n^{(0)} = \lambda_{n0}^{(0)} = \{R q_n^{(0)}\}^2 + \{R i_n^{(0)}\}^2$$

$$\lambda_1^{(0)} = \lambda_0^{(0)} = \{Rq_0^{(0)}\}^2 + \{Ri_1^{(0)}\}^2$$

$$\lambda_2^{(0)} = \lambda_{10}^{(0)} = \{Rq^{(0)}\}^2 + \{Ri^{(0)}\}^2$$

$$\lambda_j^{(0)} = \lambda_j^{(1)} = \{R q_j^{(0)}\}^2 + \{R i_j^{(0)}\}^2$$

【图 14】



$(c_1^{(1)} \quad c_0^{(1)})$ に対応するブランチメトリック

$$\lambda_{op}^{(1)} = \{Ri_0^{(1)}\}^* + Ri_1^{(1)}$$

$$\lambda_0^0 = \{R i_0^0\}^2 + R f$$

$$L_{10}^{(1)} = \{R_i^{(1)}\}^2 + Rf$$

$$\lambda^{(0)} = \{R_i^{(0)}\}^n \div R_f$$

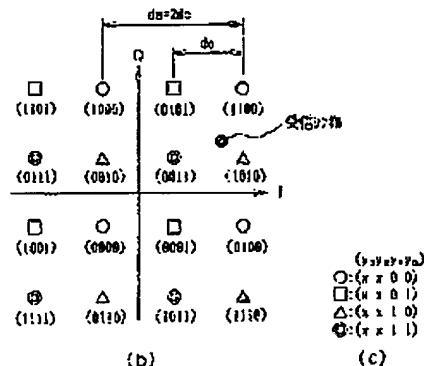
($c_1^{(2)}$ $c_0^{(2)}$) に対応するブランチメトリック

$$\lambda_{00}^{(2)} = \{R i_0^{(2)}\}^2 + \{R q_0^{(1)}\}^2$$

$$\lambda_{ij}^{(2)} = \{R_{ij}^{(2)}\}^2 + \{R_{ij}^{(1)}\}^2$$

$$\lambda_{10}^{(2)} = \{R_{11}^{(2)}\}^2 + \{R_{90}^{(1)}\}^2$$

$$\lambda_i^{(2)} = \{R_i^{(2)}\}^2 + \{R_{q_i}^{(1)}\}^2$$



$(c_1^{(3)} \quad c_0^{(3)})$ に対応するブランチメトリック

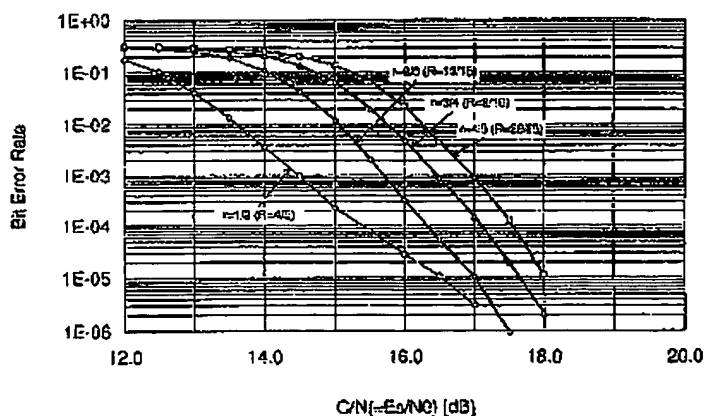
$$\lambda_{gc}^{(3)} = \{R, g^{(2)}\}^2 + Rf$$

$$\lambda Q = \{Rq\}^2 + Rf$$

$$\lambda_{10}^{(3)} = \{Rg_{11}^{(2)}\}^e + Rf$$

$$\lambda^{(3)} = \{Rq^{(2)}\}^2 + Rf$$

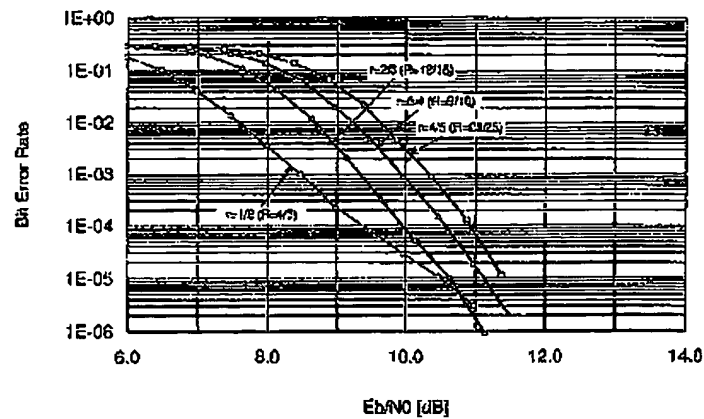
【圖9】



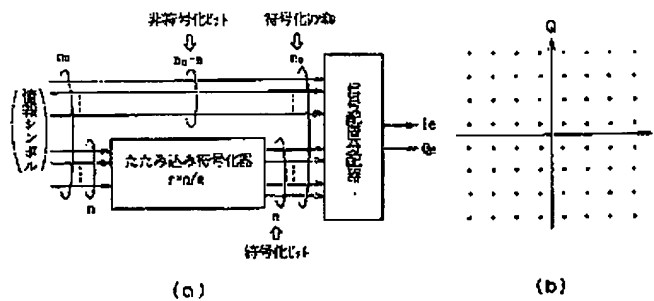
(21)

特開平8-288967

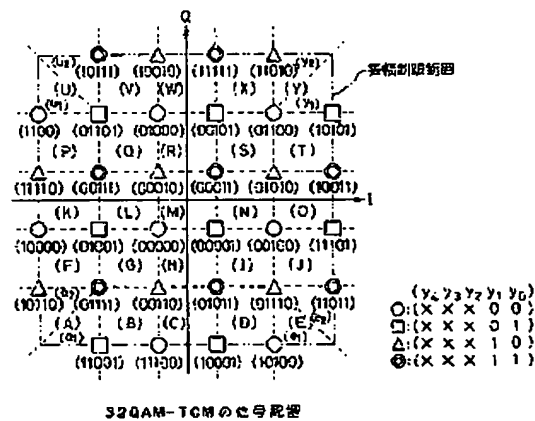
【図10】



【図13】



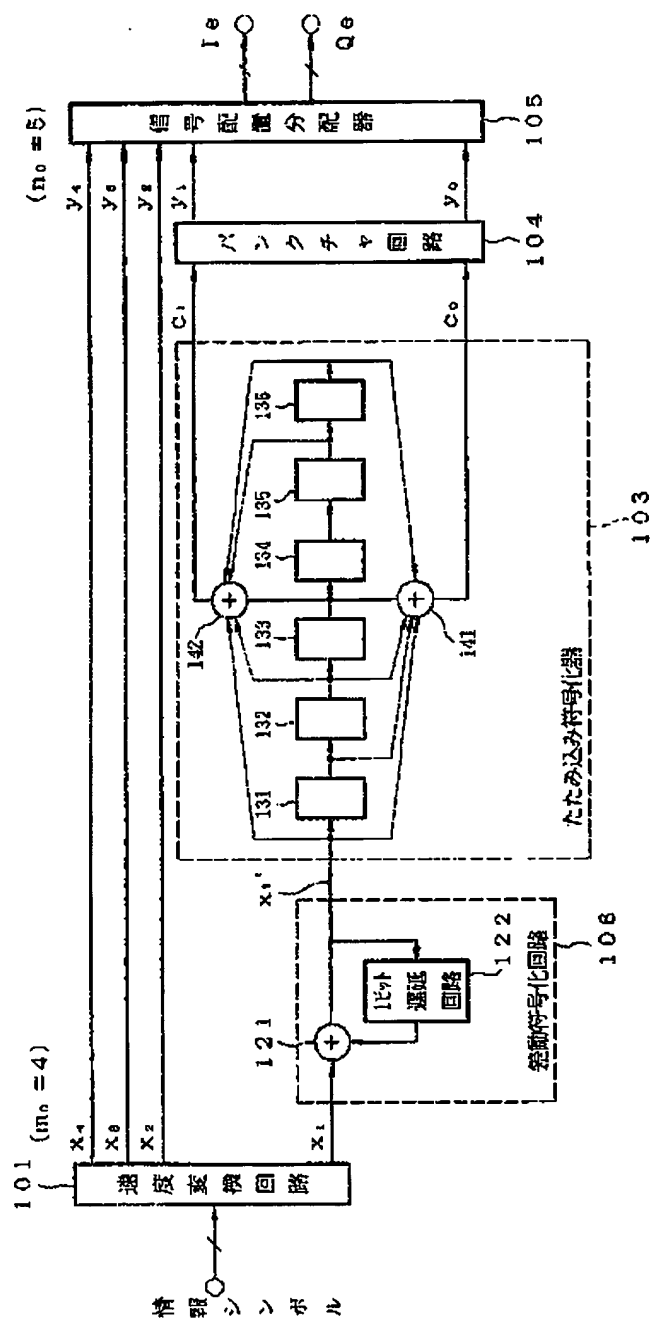
【図17】



32QAM-TCMの符号配置

特開平8-288967

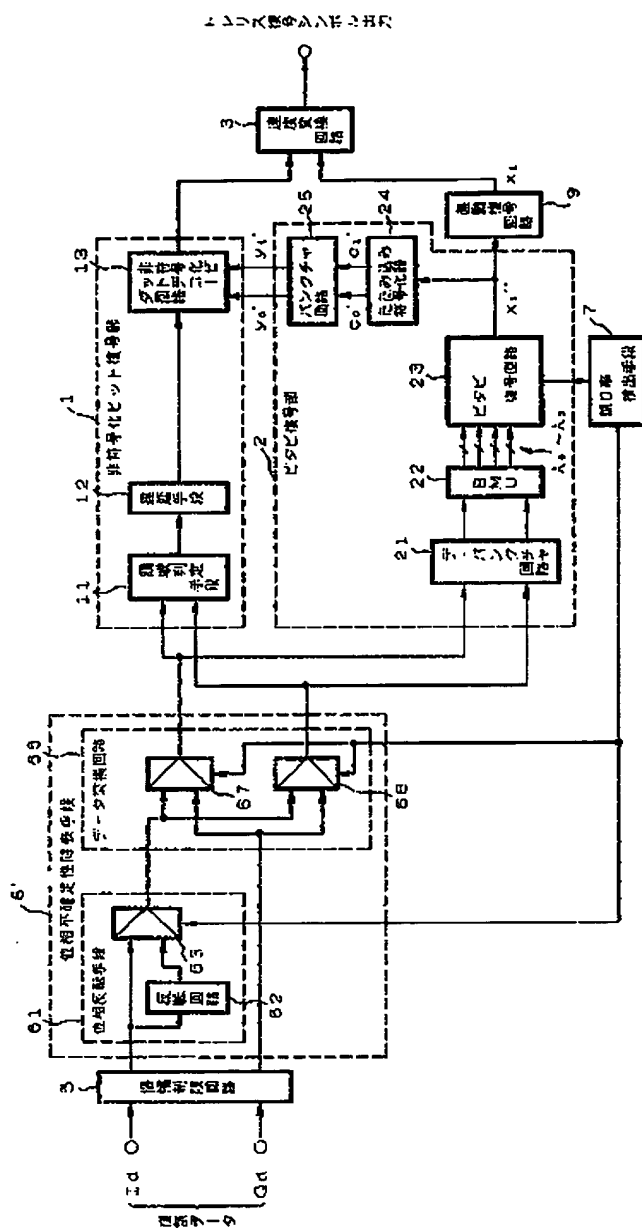
[圖 111]



(23)

特開平8-288967

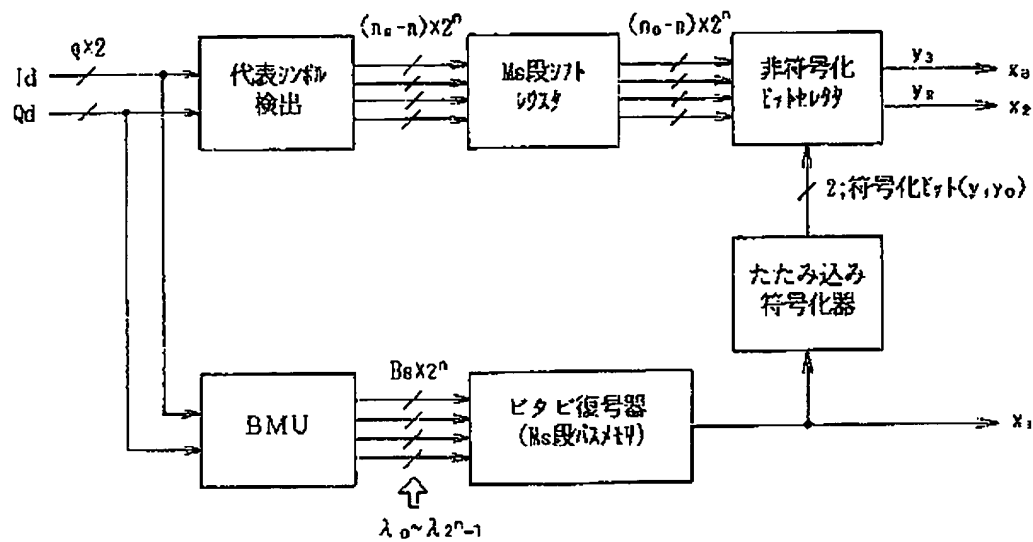
【圖 12】



(24)

特開平 8-288967

【図15】



【図16】

